

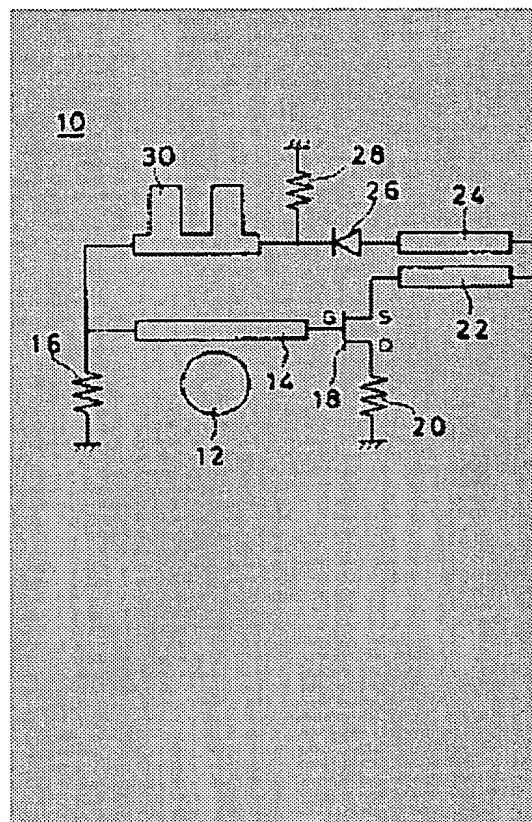
**MICROWAVE OSCILLATOR**

Patent number: JP1005206
Publication date: 1989-01-10
Inventor: KAWAOKA YOSHIKAZU
Applicant: SANYO ELECTRIC CO LTD
Classification:
- international: H03B5/18
- european:
Application number: JP19870161660 19870629
Priority number(s):

Abstract of JP1005206

PURPOSE: To offer a stable oscillator even against the characteristic change in the FET by providing a means to vary the gate bias voltage of the FET in response to the quantity of the output of a microwave.

CONSTITUTION: A strip line 24 is formed near a strip line 22 and part of the microwave outputted to the line 22 is induced in the line 24. One end of the line 24 is connected to ground and the other end is connected to an anode of a diode 26, the cathode is connected to ground via a load resistor 28 and connected to the strip line 14 through an LPF 30. A diode 26 rectifies the microwave caused in the line 24 and a voltage in response to the output of microwave is generated in a load resistor 28. The voltage is fed to the gate of a FET 18 through an LPF 30 and the line 14. Thus, the bias voltage having a quantity in response to the oscillated output is fed to the gate G of the FET 18.



THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭64-5206

⑫ Int. Cl.⁴

H 03 B 5/18

識別記号

庁内整理番号

D-8731-5J

⑬ 公開 昭和64年(1989)1月10日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 マイクロ波発振器

⑮ 特 願 昭62-161660

⑯ 出 願 昭62(1987)6月29日

⑰ 発 明 者 河 岡 良 積 大阪府守口市京阪本通2丁目18番地 三洋電機株式会社内

⑱ 出 願 人 三洋電機株式会社 大阪府守口市京阪本通2丁目18番地

⑲ 代 理 人 弁理士 山田 義人

明 細 書

1. 発明の名称

マイクロ波発振器

2. 特許請求の範囲

1 誘電体共振器とストリップ線路とを結合させ、能動素子としてFETを用いたマイクロ波発振器において、

マイクロ波の出力の大きさに応じて前記FETのゲートバイアス電圧を変化させるための手段を備えることを特徴とする、マイクロ波発振器。

2 前記手段は、前記出力の一部を取り出すための第1手段と、前記第1手段の出力に基づいて前記FETのゲート電圧を制御するための第2手段を含む、特許請求の範囲第1項記載のマイクロ波発振器。

3 前記第1手段はダイオードを含む、特許請求の範囲第2項記載のマイクロ波発振器。

4 前記第2手段は前記ダイオードの出力端に接続されたかつその端子電圧が前記FETのゲートに印加される抵抗素子を含む、特許請求の範囲

第3項記載のマイクロ波発振器。

5 前記抵抗素子と前記FETのゲートとの間には接続されたローパスフィルタを備える、特許請求の範囲第4項記載のマイクロ波発振器。

6 前記FETの前記ゲート以外の他の電極に設けられる自己バイアス回路を備える、特許請求の範囲第1項ないし第5項のいずれかに記載のマイクロ波発振器。

3. 発明の詳細な説明

(産業上の利用分野)

この発明はマイクロ波発振器に関し、特に誘電体共振器とストリップ線路とを結合させ、能動素子としてFETを用いた、マイクロ波発振器に関する。

(従来技術)

この種のマイクロ波発振器が、たとえば、特公昭60-33009号等で知られている。このようなマイクロ波発振器では、誘電体共振器のQが大きく、したがって、発振も安定であるが、周波数が高くなる程Qが低下する方向にある。したが

って、高い周波数での安定のための対策が必要になる。

このような周波数の安定化のために、たとえば特公昭55-47765号公報において、周波数安定装置が提案されている。この従来技術では、発振器の出力に方向性結合器と高Q共振器とを設けそれらの電気長を適当に設定することによって周波数安定化を図っている。

(発明が解決しようとする問題点)

しかしながら、上述の従来技術では、FET自体のたとえば温度などによる特性変化を補償することはできない。

それゆえに、この発明の主たる目的は、FETの特性変化に対しても安定な、マイクロ波発振器を提供することである。

(問題点を解決するための手段)

この発明は、簡単に言えば、マイクロ波の出力の大きさに応じてFETのゲートバイアス電圧を変化させるための手段を備えた、マイクロ波発振器である。

(作用)

FETのたとえばソースに電圧が印加されるとFETのゲート・ソース間形成された帰還ループによって発振が開始する。上述の手段によって、マイクロ波の出力の大きさに応じてFETのゲートバイアス電圧が変化される。出力が大きくなると、ゲートバイアスが浅くなり、ゲートバイアスが浅くなると発振周波数はたとえば高くなり、ゲートバイアスが深くなると発振周波数はたとえば低くなる。

(発明の効果)

この発明によれば、能動素子としてのFET自体の特性変化による発振周波数の変動を抑制できる。したがって、従来に比べて、より安定したマイクロ波発振器が得られる。

この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなろう。

(実施例)

第1図はこの発明の一実施例を示すブロック図

である。マイクロ波発振器10は、誘電体基板(図示せず)上に形成される。誘電体基板の所定位置には、たとえばセラミックなどからなる誘電体共振器12が配置される。誘電体共振器12の近傍には、この誘電体共振器12と結合するストリップ線路14が形成される。このストリップ線路14は、たとえば金あるいは銀-パラジウムのような良導体材料によって形成される。ストリップ線路14の一方端は、終端抵抗16を介して接地され、他方端は、FET18のゲートCに接続される。

FET18のドレインDは、自己バイアス用の抵抗20を介して接地される。FET18のソースSは、ストリップ線路22の一方端に接続される。ストリップ線路22の線路長は、たとえば1/4波長に設定される。ストリップ線路22の他方端には出力端子が接続され、したがって、マイクロ波出力はその出力端子を通して導出される。出力端子にはまた適宜の直流バイアス電圧が印加される。

ストリップ線路22の近傍には、ストリップ線路24が形成される。このストリップ線路24の長さ、もストリップ線路22と同じく、1/4波長に設定される。このストリップ線路24によって方向性結合器が構成され、したがって、ストリップ線路22に出力されたマイクロ波の一部がストリップ線路24に伝達ないし誘起される。

ストリップ線路24の一方端は接地され、他方端はダイオード26のアノードに接続される。ダイオード26のカソードは負荷抵抗28を介して接地されるとともに、ストリップ線路14、22および24と同じく良導体材料で形成されたローパスフィルタ30を通して前述のストリップ線路14の他方端に接続される。ダイオード26はストリップ線路22との結合によってストリップ線路24に生じたマイクロ波を整流し、したがって負荷抵抗28にはそのマイクロ波出力の大きさに応じた電圧が発生する。

動作において、ストリップ線路22の出力端子にバイアス電圧が印加されると、このマイクロ波

発振器10が動作し、ストリップ線路24にも、マイクロ波の一部が取り出される。このマイクロ波は、ダイオード26によって整流され、負荷抵抗28の両端にはそのマイクロ波出力の大きさに応じた電圧が生じる。ダイオード26からの電圧すなわち負荷抵抗28の電圧は、ローパスフィルタ30およびストリップ線路14を通してFET18のゲートに印加される。このようにして、FET18のゲートGには、発振出力の大きさに応じた大きさのバイアス電圧が印加される。

前述のようにしてストリップ線路24に生じた帰還電力とダイオード出力電圧との関係が第2図に示される。一方、FET18のゲートバイアスの変化量と発振周波数の変化の関係が第3図に示される。

発振出力が大きくなるとトリップ線路24への帰還電力も大きくなり、それに応じてダイオード26の出力電圧も大きくなる。そうすると、FET18のゲートGにもより大きな電圧が印加されることになり、したがって、そのゲートバイアス

は、自己バイアス用の抵抗20の大きさによってその程度は異なるが、相対的に浅くなり、すなわち、より0に近づく。したがって、第3図から分るように発振周波数は低くなる。

逆に、発振出力が小さくなるとトリップ線路24への帰還電力も小さくなり、応じてダイオード26の出力電圧も小さくなる。そうすると、FET18のゲートGにはより小さな電圧が印加されることになり、したがって、そのゲートバイアスは、相対的に深くなる。したがって、第3図から分るように、発振周波数は高くなる。

したがって、方向性結合器の結合度すなわちストリップ線路22とストリップ線路24との結合度や、負荷抵抗28および自己バイアス用抵抗20などの値を適当に設定すれば、負荷抵抗28からFET18ゲートGに帰還されるバイアス電圧変化量がFET18の特性変化による周波数変化を打ち消すようになる。そうすれば、従来のようにQを高くすることが困難であった高い周波数での周波数安定化が可能となり、周囲温度やFET

バイアスの変化に起因する周波数変動を抑制することができるばかりでなく、FET自体の特性のばらつきによる発振器の特性変動をも抑制できることになる。

4. 図面の簡単な説明

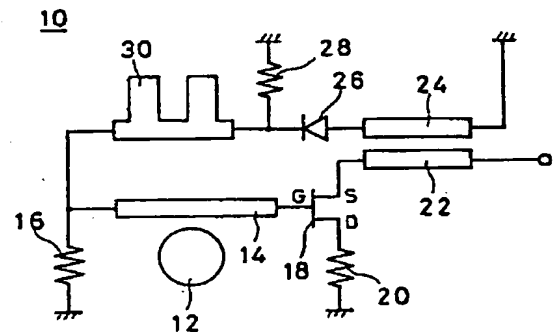
第1図はこの発明の一実施例のブロック図である。

第2図は第1図実施例の帰還電力に対するダイオード出力電圧の関係を示すグラフである。

第3図はFETのゲートバイアスの変化に対する周波数変化を示すグラフである。

図において、12は誘電体共振器、14、22および24はストリップ線路、18はFET、20は自己バイアス用抵抗、26はダイオード、28は負荷抵抗を示す。

第 1 図



特許出願人 三洋電機株式会社
代理人 弁理士 山田 藤 人

図 2

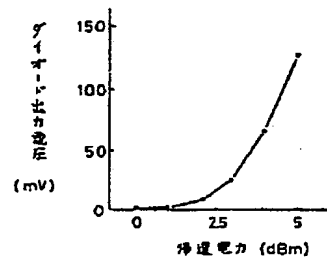


図 3

